

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-184707

(43)Date of publication of application : 28.06.2002

(51)Int.Cl. H01L 21/205  
C23C 16/34  
H01L 33/00

(21)Application number : 2000-392946 (71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 25.12.2000 (72)Inventor : KUNISATO TATSUYA  
DAIHO HIROKI  
HAYASHI NOBUHIKO  
KANO TAKASHI

## (30)Priority

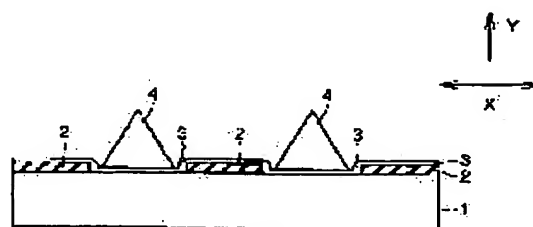
Priority number : 2000304809 Priority date : 04.10.2000 Priority country : JP

## (54) NITRIDE-BASED SEMICONDUCTOR ELEMENT AND ITS FORMING METHOD

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide a method by which a nitride-based semiconductor layer that is hardly dislocated and crystal defect resulted from desorption and is excellent in crystallinity can be formed through a small number of growing steps.

SOLUTION: This method of forming the nitride-based semiconductor layer includes a step of forming an SiN mask layer 2 on the upper surface of a sapphire substrate 1 in such a way that the upper surface of the surface of the substrate 1 is partially exposed, a step of forming an AlGaN buffer layer 3 on the exposed upper surface of the substrate 1 and the upper surface of the mask layer 2, and a step of growing a GaN layer 4 thereafter.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision]

of rejection]

[Kind of final disposal of application  
other than the examiner's decision of  
rejection or application converted  
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's  
decision of rejection]

[Date of requesting appeal against  
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-184707

(P2002-184707A)

(43) 公開日 平成14年6月28日 (2002.6.28)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームト <sup>*</sup> (参考)
H 0 1 L 21/205		H 0 1 L 21/205	4 K 0 3 0
C 2 3 C 16/34		C 2 3 C 16/34	5 F 0 4 1
H 0 1 L 33/00		H 0 1 L 33/00	C 5 F 0 4 5

審査請求 未請求 請求項の数13 O L (全 9 頁)

(21) 出願番号	特願2000-392946 (P2000-392946)	(71) 出願人	000001889 三洋電機株式会社 大阪府守口市京阪本通2丁目5番5号
(22) 出願日	平成12年12月25日 (2000. 12. 25)	(72) 発明者	國里 竜也 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内
(31) 優先権主張番号	特願2000-304809 (P2000-304809)	(72) 発明者	大保 広樹 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内
(32) 優先日	平成12年10月4日 (2000. 10. 4)	(74) 代理人	100104433 弁理士 宮園 博一
(33) 優先権主張国	日本 (J P)		

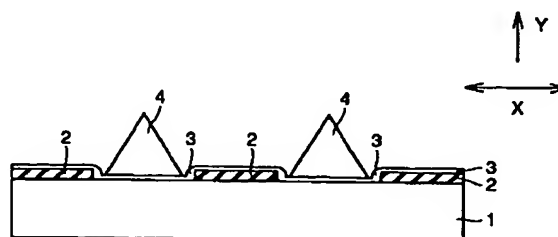
最終頁に続く

(54) 【発明の名称】 窒化物系半導体素子および窒化物系半導体の形成方法

(57) 【要約】

【課題】 基板の上面に、少ない成長工程の回数で、転位が少なく、かつ、離脱に起因する結晶欠陥の少ない結晶性の良好な窒化物系半導体層を形成することが可能な窒化物系半導体の形成方法を提供する。

【解決手段】 サファイア基板1の上面上に、サファイア基板1の上面の一部が露出するように、SiNからなるマスク層2を形成する工程と、露出されたサファイア基板1の上面上およびマスク層2の上面上に、AlGaInバッファ層3を形成する工程と、その後、GaN層4を成長させる工程とを備えている。



## 【特許請求の範囲】

【請求項1】 基板の上面上に、前記基板の上面の一部が露出するように、マスク層を形成する工程と、前記露出された基板の上面上および前記マスク層の上面上に、バッファ層を形成する工程と、その後、窒化物系半導体層を成長させる工程とを備えた、窒化物系半導体の形成方法。

【請求項2】 前記マスク層は、窒化物および高融点金属のうちのいずれかを含む、請求項1に記載の窒化物系半導体の形成方法。

【請求項3】 前記マスク層は、SiNを含む、請求項2に記載の窒化物系半導体の形成方法。

【請求項4】 前記マスク層は、窒化物および高融点金属のうちのいずれかが最表面に露出した多層膜を含む、請求項2または3に記載の窒化物系半導体の形成方法。

【請求項5】 前記マスク層は、ストライプ構造を有する、請求項1～4のいずれか1項に記載の窒化物系半導体の形成方法。

【請求項6】 前記基板の上面と前記マスク層の側面との為す角度が鋭角である、請求項1～5のいずれか1項に記載の窒化物系半導体の形成方法。

【請求項7】 前記窒化物系半導体層上に、素子領域を有する窒化物系半導体素子層を成長させる工程をさらに備える、請求項1～6のいずれか1項に記載の窒化物系半導体の形成方法。

【請求項8】 基板の上面上に、前記基板の上面の一部が露出するように形成されたマスク層と、前記露出された基板の上面上および前記マスク層の上面上に形成されたバッファ層と、前記バッファ層を覆うように形成された窒化物系半導体層と、前記窒化物系半導体層上に形成され、素子領域を有する窒化物系半導体素子層とを備えた、窒化物系半導体素子。

【請求項9】 前記マスク層は、窒化物および高融点金属のうちのいずれかを含む、請求項8に記載の窒化物系半導体素子。

【請求項10】 前記マスク層は、SiNを含む、請求項9に記載の窒化物系半導体素子。

【請求項11】 前記マスク層は、窒化物および高融点金属のうちのいずれかが最表面に露出した多層膜を含む、請求項9または10に記載の窒化物系半導体素子。

【請求項12】 前記マスク層は、ストライプ構造を有する、請求項8～11のいずれか1項に記載の窒化物系半導体素子。

【請求項13】 前記基板の上面と前記マスク層の側面との為す角度が鋭角である、請求項8～12のいずれか1項に記載の窒化物系半導体素子。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、窒化物系半導体素子および窒化物系半導体の形成方法に関し、より特定的には、GaN（窒化ガリウム）、AlN（窒化アルミニウム）、InN（窒化インジウム）、BN（窒化ホウ素）もしくはTiN（窒化タリウム）、または、これらの混晶などのIII-V族窒化物系半導体（以下、窒化物系半導体と呼ぶ）、および、これらの混晶にAs、PおよびSbの少なくとも1つの元素を含む混晶などのIII-V族窒化物系半導体からなる化合物半導体層を有する窒化物系半導体素子および窒化物系半導体の形成方法に関する。

【0002】

【従来の技術】近年、発光ダイオード素子などの半導体発光素子やトランジスタなどの電子素子に用いられる半導体素子として、GaN系化合物半導体を利用した半導体素子の開発が盛んに行われている。このようなGaN系半導体素子の製造の際には、GaNからなる基板の製造が困難であるため、サファイア、SiC、SiまたはGaAsなどからなる基板上に、GaN系半導体層をエピタキシャル成長させている。

【0003】この場合、サファイアなどの基板とGaNとでは、格子定数が異なるため、サファイアなどの基板上に成長させたGaN系半導体層では、基板から上下方向に延びる貫通転位（格子欠陥）が存在している。この格子欠陥の転位密度は、 $10^8 \text{ cm}^{-2}$ 程度である。このようなGaN系半導体層における転位は、半導体素子の素子特性の劣化および信頼性の低下を招く。

【0004】そこで、上記のようなGaN系半導体層における転位を低減する方法として、従来、選択横方向成長（ELO: Epitaxial Lateral Overgrowth）が提案されている。この選択横方向成長については、たとえば、応用電子物性分科会誌第4巻（1998）の第53頁～第58頁および第210頁～第215頁などに開示されている。

【0005】図10～図12は、従来の選択横方向成長を用いた窒化物系半導体の形成方法を説明するための断面図である。次に、図10～図12を参照して、従来の選択横方向成長を用いた窒化物系半導体の形成方法について説明する。

【0006】まず、図10に示すように、サファイア基板101のC（0001）面上に数十nmの膜厚を有するAlGaNバッファ層102を形成した後、そのAlGaNバッファ層102上に、3～4μmの膜厚を有するGaNからなる第1GaN層103を形成する。さらに、第1GaN層103上に、選択成長マスクとして、SiO<sub>2</sub>からなるストライプ状（細長状）のマスク層104を形成する。

【0007】次に、マスク層104を選択成長マスクとして、再成長を行うことによって、10μm以上の膜厚を有するGaNからなる第2GaN層105を成長させ

る。ここで、マスク層104の上には、Ga<sub>0.5</sub>Nが成長しにくいので、成長初期の第2Ga<sub>0.5</sub>N層105は、隣接するマスク層104の間で露出した第1Ga<sub>0.5</sub>N層103の上面上に選択的に成長する。この場合、露出された第1Ga<sub>0.5</sub>N層103の上面上において、第2Ga<sub>0.5</sub>N層105は、図11の矢印Yの方向(c軸方向)に成長する。これにより、露出された第1Ga<sub>0.5</sub>N層103の上面上に、図11に示されるような、断面が三角形形状のファセット構造を有する第2Ga<sub>0.5</sub>N層105が成長される。

【0008】さらに、第1Ga<sub>0.5</sub>N層103の上面上における第2Ga<sub>0.5</sub>N層105の成長が進むと、第2Ga<sub>0.5</sub>N層105は、図11に示す矢印Xの方向(横方向)にも成長する。この第2Ga<sub>0.5</sub>N層105の横方向成長によって、マスク層104上にも第2Ga<sub>0.5</sub>N層105が形成される。

【0009】さらに、第2Ga<sub>0.5</sub>N層105を横方向成長させると、図12に示すように、ファセット構造の各第2Ga<sub>0.5</sub>N層105が合体して連続膜となる。これにより、平坦な上面を有する第2Ga<sub>0.5</sub>N層105が形成される。このようにして形成された平坦化された第2Ga<sub>0.5</sub>N層105の表面付近では、貫通転位が低減されている。

【0010】上記のように、従来の窒化物系半導体の形成方法では、第2Ga<sub>0.5</sub>N層105の選択横方向成長を行うことによって、第2Ga<sub>0.5</sub>N層105の貫通転位を低減することができる。このような転位が低減された第2Ga<sub>0.5</sub>N層105上に窒化物系半導体層(図示せず)を形成することによって、サファイア基板101上に良好な結晶性を有する窒化物系半導体層を形成することができる。

【0011】

【発明が解決しようとする課題】しかしながら、上記した従来の選択横方向成長を用いる窒化物系半導体の形成方法では、サファイア基板101上に第1Ga<sub>0.5</sub>N層103を形成した後、マスク層104を形成し、さらにその後、第2Ga<sub>0.5</sub>N層105を形成している。このため、良好な結晶性を有する窒化物系半導体層を得るために、第1Ga<sub>0.5</sub>N層103および第2Ga<sub>0.5</sub>N層105の2回のGa<sub>0.5</sub>N層の成長が必要である。その結果、従来の選択横方向成長を用いた方法では、製造プロセスが複雑になるという不都合があった。

【0012】また、従来の選択横方向成長を用いた方法では、マスク層104を形成する工程において、第1Ga<sub>0.5</sub>N層103の表面が汚染される場合がある。この場合には、この汚染された表面上に、第2Ga<sub>0.5</sub>N層105が形成されるため、第2Ga<sub>0.5</sub>N層105が良好に形成されないという不都合もあった。

【0013】さらに、上記した従来の選択横方向成長を用いる方法では、第1Ga<sub>0.5</sub>N層103と第2Ga<sub>0.5</sub>N層105との2層のGa<sub>0.5</sub>N層が必要であるので、サファイア基板101上に形成される各層の合計の膜厚が大きくな

り、その結果、ウェハの反りが大きくなるという不都合があった。

【0014】そこで、従来、上記のような不都合を解決するため、選択横方向成長を用いる方法において、1回の成長で転位を低減したGa<sub>0.5</sub>N層を形成する方法が提案されている。この提案された方法は、たとえば、特開2000-21789号公報に開示されている。この従来の提案された方法では、サファイア基板上にSiO<sub>2</sub>マスクを形成した後、その上に低温成長Ga<sub>0.5</sub>Nバッファ層および高温成長Ga<sub>0.5</sub>N層を形成することによって、1回の成長で転位を低減したGa<sub>0.5</sub>N層を形成する。

【0015】この従来の提案された方法によれば、マスクを形成する前にGa<sub>0.5</sub>N層を形成する必要がないので、上記したマスク下のGa<sub>0.5</sub>N層が汚染されるという不都合や、基板上の各層の合計膜厚が大きくなってウェハの反りが大きくなるという不都合を解決することが可能である。また、1回の成長でGa<sub>0.5</sub>N層を形成するので、少ない成長工程の回数で、転位が少ない窒化物系半導体層を形成することが可能である。このため、製造プロセスが複雑になることもない。

【0016】しかしながら、上記した従来の提案された方法では、低温成長Ga<sub>0.5</sub>Nバッファ層は、SiO<sub>2</sub>マスクの開口部内のみ形成されており、SiO<sub>2</sub>マスクの上面上には形成されていない。このため、高温成長Ga<sub>0.5</sub>N層を横方向に成長させる際、その高温成長Ga<sub>0.5</sub>N層の成長最表面と、マスクの上面とが接触するので、この接触部分での高温成長Ga<sub>0.5</sub>N層の成長最表面からの離脱が大きくなる。このように離脱が大きくなると、新たな結晶欠陥が発生し、その結果、Ga<sub>0.5</sub>N層の欠陥が多くなるという問題点があった。

【0017】また、上記した従来の提案された方法では、マスクがSiO<sub>2</sub>からなるため、SiO<sub>2</sub>中の酸素原子が、成長後のGa<sub>0.5</sub>N層の上面に現れる。このため、Ga<sub>0.5</sub>N層を下地層として窒化物系発光素子を形成した場合、発光素子が良好に発光しないという問題点もあった。

【0018】なお、特開平10-312971号公報の図4にも、上記した特開2000-21789号公報と同様、基板上に直接SiO<sub>2</sub>マスクを形成した後、1回の選択横方向成長により、転位を低減したGa<sub>0.5</sub>N層を形成する技術が記載されている。しかし、この特開平10-312971号公報に開示された技術においても、上記した特開2000-21789号公報の場合と同様、SiO<sub>2</sub>マスクの上面上にはバッファ層が形成されていないので、Ga<sub>0.5</sub>N層を横方向に成長させる際、Ga<sub>0.5</sub>N層の成長最表面とマスク層の上面とが接触する。このため、この接触部分でのGa<sub>0.5</sub>N層の成長最表面からの離脱が大きくなる。これにより、新たな結晶欠陥が発生し、結果として、Ga<sub>0.5</sub>N層の欠陥が多くなるという問題点が生じる。

【0019】上記のように、従来では、少ない成長工程の回数で、転位が少ない窒化物系半導体層を形成することは可能であるが、離脱に起因する結晶欠陥の少ない窒化物系半導体層を形成するのは困難であった。

【0020】この発明は、上記のような課題を解決するためになされたものであり、この発明の一つの目的は、少ない成長工程の回数で、転位が少なく、かつ、離脱に起因する結晶欠陥の少ない窒化物系半導体層を形成することが可能な窒化物系半導体の形成方法を提供することである。

【0021】この発明のもう一つの目的は、転位が少なく、かつ、離脱に起因する結晶欠陥の少ない窒化物系半導体層を含む良好な素子特性を有する窒化物系半導体素子を提供することである。

【0022】

【課題を解決するための手段】この発明の一の局面による窒化物系半導体の形成方法は、基板の上面上に、基板の上面の一部が露出するように、マスク層を形成する工程と、露出された基板の上面上およびマスク層の上面上に、バッファ層を形成する工程と、その後、窒化物系半導体層を成長させる工程とを備えている。

【0023】上記一の局面による窒化物系半導体の形成方法では、露出された基板の上面上のみならず、マスク層の上面上にもバッファ層を形成することによって、そのバッファ層上に窒化物系半導体層を成長させる際に、マスク層上で横方向成長する窒化物系半導体層の成長最表面がマスク層に接触することがない。これにより、窒化物系半導体層の成長最表面からの離脱が起こりにくくなるので、欠陥の少ない窒化物系半導体層を形成することができる。また、基板上に直接マスク層を形成することによって、マスク層を形成する前に窒化物系半導体層を形成する必要がないので、窒化物系半導体層の成長工程の回数を減少させることができる。その結果、少ない成長工程の回数で、横方向成長により転位が低減された窒化物系半導体層を形成することができる。したがって、本発明では、少ない成長工程の回数で、転位が少なく、かつ、離脱に起因する欠陥の少ない結晶性の良好な窒化物系半導体層を形成することができる。

【0024】上記一の局面による窒化物系半導体の形成方法において、好ましくは、マスク層は、窒化物および高融点金属のうちのいずれかを含む。このように構成すれば、マスク層は、 $\text{SiO}_2$ のように酸素を含む膜ではないので、マスク層を構成する酸素原子が窒化物系半導体層の表面に現れてデバイス特性が悪化するという不都合も生じない。この場合、マスク層は、 $\text{SiN}$ を含むのが好ましい。このようにすれば、 $\text{SiN}$ の窒素(N)原子によって、より欠陥の少ない窒化物系半導体層を形成することができる。また、この場合、マスク層は、窒化物および高融点金属のうちのいずれかが最表面に露出した多層膜を含んでいてもよい。このように構成すれば、

マスク層の最上面には、 $\text{SiO}_2$ のように酸素を含む膜がないので、酸素原子が窒化物系半導体層の表面に現れてデバイス特性が悪化するという不都合も生じない。

【0025】上記の場合、マスク層は、ストライプ構造を有するのが好ましい。このようにストライプ構造のマスク層を用いれば、窒化物系半導体層を横方向成長させる際のファセットの結合部の数が少なくなるので、容易に、窒化物系半導体層の平坦化を行うことができる。また、ファセット間の結合方向が同一方向となり、結合部におけるファセット間の面方位のずれが抑制される。

【0026】また、上記の場合、基板の上面とマスク層の側面との為す角度が鋭角であるのが好ましい。このように基板の上面とマスク層の側面との為す角度が鋭角になるように構成すれば、その上には結晶性の良い窒化物系半導体層が形成される。

【0027】また、上記の場合、窒化物系半導体層上に、素子領域を有する窒化物系半導体素子層を成長させる工程をさらに備えるようにしてもよい。このように構成すれば、欠陥の少ない窒化物系半導体層の上に、素子領域を有する窒化物系半導体素子層が成長されるので、容易に、良好な素子特性を有する窒化物系半導体素子を形成することができる。

【0028】この発明の他の局面による窒化物系半導体素子は、基板の上面上に、基板の上面の一部が露出するように形成されたマスク層と、露出された基板の上面上およびマスク層の上面上に形成されたバッファ層と、バッファ層を覆うように形成された窒化物系半導体層と、窒化物系半導体層上に形成され、素子領域を有する窒化物系半導体素子層とを備えている。

【0029】上記他の局面による窒化物系半導体素子では、露出された基板の上面上のみならず、マスク層の上面上にもバッファ層を形成することによって、そのバッファ層上に窒化物系半導体層を成長させる際に、マスク層上で横方向成長する窒化物系半導体層の成長最表面がマスク層に接触することがない。これにより、窒化物系半導体層の成長最表面からの離脱が起こりにくくなるので、欠陥の少ない窒化物系半導体層を得ることができる。また、基板上に直接マスク層を形成することによって、マスク層を形成する前に窒化物系半導体層を形成する必要がないので、窒化物系半導体層の成長工程の回数を減少させることができる。これにより、少ない成長工程の回数で、横方向成長により転位が低減された窒化物系半導体層を得ることができる。そして、その離脱に起因する欠陥が少なく、かつ、転位が低減された窒化物系半導体層の上に、素子領域を有する窒化物系半導体素子層を成長させれば、容易に、良好な素子特性を有する窒化物系半導体素子を得ることができる。

【0030】上記他の局面による窒化物系半導体素子において、好ましくは、マスク層は、窒化物および高融点金属のうちのいずれかを含む。このように構成すれば、

マスク層は $\text{SiO}_2$ のように酸素を含む膜ではないので、マスク層を構成する酸素原子が窒化物系半導体層の表面に現れてデバイス特性が悪化するという不都合を有効に防止することができる。この場合、マスク層は、 $\text{SiN}$ を含むのが好ましい。このようにすれば、 $\text{SiN}$ の窒素(N)原子によって、より欠陥の少ない窒化物系半導体層を形成することができる。また、この場合、マスク層は、窒化物および高融点金属のうちのいずれかが最表面に露出した多層膜を含んでいてもよい。このように構成すれば、マスク層の最上面には、 $\text{SiO}_2$ のように

【0031】上記の場合、マスク層は、ストライプ構造を有するのが好ましい。このようにストライプ構造のマスク層を用いれば、窒化物系半導体層を横方向成長させる際のファセットの結合部の数が少なくなるので、容易に、窒化物系半導体層の平坦化を行うことができる。また、ファセット間の結合方向が同一方向となり、結合部におけるファセット間の面方位のずれが抑制される。

【0032】また、上記の場合、基板の上面とマスク層の側面との為す角度が鋭角であるのが好ましい。このように基板の上面とマスク層の側面との為す角度が鋭角になるように構成すれば、その上には結晶性の良い窒化物系半導体層が形成される。

【0033】

【発明の実施の形態】以下、本発明を具体化した実施形態を図面に基づいて説明する。

【0034】図1～図4は、本発明の一実施形態による窒化物系半導体の形成方法を説明するための断面図および斜視図である。図1～図4を参照して、本実施形態の窒化物系半導体の形成方法について説明する。

【0035】まず、図1および図2に示すように、サファイア基板1のC(0001)面上に、選択成長マスクとして、約 $0.1\mu\text{m}$ の厚みを有する $\text{SiN}$ からなるマスク層2を形成する。このマスク層2は、ストライプ状(ストライプ構造)に、約 $7\mu\text{m}$ のピッチ間隔で複数形成する。このマスク層2の具体的な形成方法としては、まず、サファイア基板1のC面上の全面に、プラズマCVD法(プラズマ化学気相成長法)または電子ビーム蒸着法などを用いて、 $\text{SiN}$ 膜(図示せず)を形成する。そして、その $\text{SiN}$ 膜上に、フォトリソistからなるストライプ状のマスクパターン(図示せず)を形成する。さらに、そのマスクパターンをマスクとして、 $\text{HF}$ (フッ酸)溶液を用いた湿式エッチング、または、 $\text{CF}_4$ ガスと $\text{O}_2$ ガスとを用いたドライエッチングなどを用いて、 $\text{SiN}$ 膜を一部除去することによって、ストライプ状のマスク層2を形成する。

【0036】なお、 $7\mu\text{m}$ のピッチ幅は、マスク層2の形成領域の幅とマスク層2を形成していない領域の幅と

が、それぞれ、 $2\mu\text{m}$ と $5\mu\text{m}$ の場合、 $3\mu\text{m}$ と $4\mu\text{m}$ の場合、 $4\mu\text{m}$ と $3\mu\text{m}$ の場合、 $5\mu\text{m}$ と $2\mu\text{m}$ の場合のいずれであってもよい。また、これら以外の比率の幅であってもよい。

【0037】次に、図3に示すように、 $\text{SiN}$ からなるマスク層2が形成されたサファイア基板1の上面に、MOCVD法(Metal Organic Chemical Vapor Deposition;有機金属気相成長法)またはHVPE法(Hydride Vapor Phase Epitaxy;ハライド気相成長法)などを用いて、約 $500^\circ\text{C}\sim 700^\circ\text{C}$ の成長温度で、約 $10\text{nm}\sim 100\text{nm}$ (約 $0.01\mu\text{m}\sim 0.1\mu\text{m}$ )の膜厚を有する $\text{Al}_x\text{Ga}_{1-x}$ バッファ層3( $0\leq x\leq 1$ )を形成する。そして、MOCVD法またはHVPE法などを用いて、約 $1000^\circ\text{C}\sim 1200^\circ\text{C}$ の成長温度で、 $\text{GaN}$ 層4を形成する。

【0038】このとき、 $\text{AlGaIn}$ バッファ層3は、 $\text{SiN}$ からなるマスク層2上にも成長する。この場合、 $\text{SiN}$ からなるマスク層2上の $\text{AlGaIn}$ バッファ層3上には、高温成長 $\text{GaN}$ 層は成長しにくい。このため、高温成長 $\text{GaN}$ 層は、 $\text{SiN}$ からなるマスク層2の間に露出したサファイア基板1上の $\text{AlGaIn}$ バッファ層3上に、図3の矢印Yの方向に選択的に成長する。これにより、サファイア基板1の上面のうち、 $\text{SiN}$ からなるマスク層2の間に露出した部分上の $\text{AlGaIn}$ バッファ層3上のみ、図3に示されるような、(11-22)面の斜面が露出した断面形状の三角形のファセット構造を有する $\text{GaN}$ 層4が形成される。

【0039】そして、さらに、 $\text{GaN}$ 層4の成長が進むと、 $\text{GaN}$ 層4は、図3の矢印Xの方向(横方向)に成長する。この横方向成長によって、マスク層2上にも $\text{GaN}$ 層4が形成される。そして、最終的には、ファセット構造の各 $\text{GaN}$ 層4が合体して、図4に示されるような、上面が平坦な連続膜となる。本実施形態では、 $8\mu\text{m}$ 程度の膜厚を有する上面が平坦な連続膜からなる $\text{GaN}$ 層4が形成される。なお、この $\text{GaN}$ 層4が、本発明の「窒化物系半導体層」の一例である。

【0040】本実施形態では、上記のように、露出されたサファイア基板1の上面上のみならず、マスク層2の上面上にも $\text{AlGaIn}$ バッファ層3を成長させることによって、その $\text{AlGaIn}$ バッファ層3上に、 $\text{GaN}$ 層4を成長させる際に、マスク層2上で横方向成長する $\text{GaN}$ 層4の成長最表面がマスク層2に接触することがない。これにより、 $\text{GaN}$ 層4の成長最表面からの離脱が起こりにくくなるので、離脱に起因する欠陥の少ない $\text{GaN}$ 層4を形成することができる。

【0041】また、本実施形態では、サファイア基板1上に直接マスク層2を形成することによって、マスク層2を形成する前に $\text{GaN}$ 層を形成する必要がないので、 $\text{GaN}$ 層の成長工程の回数を減少させることができる。

その結果、少ない成長工程の回数で、横方向成長により転位が低減されたGa<sub>0.4</sub>N層4を形成することができる。

【0042】したがって、本実施形態では、少ない成長工程の回数で、転位が少なく、かつ、離脱に起因する欠陥の少ない結晶性の良好なGa<sub>0.4</sub>N層4を形成することができる。

【0043】また、本実施形態では、マスク層2をSi<sub>3</sub>N<sub>4</sub>から構成することによって、マスク層2をSiO<sub>2</sub>のように酸素を含む膜によって形成する場合のように、マスク層2を構成する酸素原子がGa<sub>0.4</sub>N層4の表面に現れてデバイス特性が悪化するという不都合も生じない。

【0044】また、本実施形態では、マスク層2をストライプ構造を有するように形成することによって、Ga<sub>0.4</sub>N層4を横方向成長させる際のファセットの結合部の数が少なくなるので、容易にGa<sub>0.4</sub>N層4の平坦化を行うことができる。

【0045】図5は、上記した本実施形態の窒化物系半導体の形成方法を用いて製造した半導体レーザ素子を示した断面図である。次に、図5を参照して、本実施形態の窒化物系半導体の形成方法を用いて製造した半導体レーザ素子の構造および製造プロセスについて説明する。

【0046】本実施形態の半導体レーザ素子の構造としては、図5に示すように、サファイア基板1の上面上に、直接、所定の間隔を隔ててストライプ状（ストライプ構造）の約0.1μmの膜厚を有するSi<sub>3</sub>N<sub>4</sub>からなるマスク層2が形成されている。マスク層2間に位置するサファイア基板1の上面上、および、マスク層2の上面上には、約10nm～100nm（約0.01μm～0.1μm）の膜厚を有するAlGa<sub>0.3</sub>Nバッファ層3が形成されている。AlGa<sub>0.3</sub>Nバッファ層3上には、約8μmの膜厚を有する表面が平坦化されたGa<sub>0.4</sub>N層4が形成されている。

【0047】また、Ga<sub>0.4</sub>N層4上には、約4μmの膜厚を有するn型Ga<sub>0.4</sub>Nからなる第1導電型コンタクト層5が形成されている。第1導電型コンタクト層5上には、約0.45μmの膜厚を有するn型AlGa<sub>0.3</sub>Nからなる第1導電型クラッド層6が形成されている。第1導電型クラッド層6上には、InGa<sub>0.3</sub>Nからなる多重量子井戸（MQW）発光層7が形成されている。MQW発光層7上には、約0.45μmの膜厚を有するp型AlGa<sub>0.3</sub>Nからなる第2導電型クラッド層8が形成されている。その第2導電型クラッド層8上には、約0.15μmの膜厚を有するp型Ga<sub>0.4</sub>Nからなる第2導電型コンタクト層9が形成されている。また、第1導電型コンタクト層5の露出された上面上には、n型の第1導電型電極10が形成されている。また、第2導電型コンタクト層9の上面上には、p型の第2導電型電極11が形成されている。

【0048】なお、第1導電型コンタクト層5、第1導電型クラッド層6、MQW発光層7、第2導電型クラッド層8および第2導電型コンタクト層9は、本発明の「窒化物系半導体素子層」の一例である。

【0049】上記のような構造を有する本実施形態の半導体レーザ素子の形成方法としては、まず、図1～図4を用いて説明した本実施形態の窒化物系半導体の形成方法を用いて、サファイア基板1上に、約0.1μmの膜厚を有するSi<sub>3</sub>N<sub>4</sub>からなるマスク層2、約10nm～100nm（約0.01μm～0.1μm）の膜厚を有するAlGa<sub>0.3</sub>Nバッファ層3、および、約8μmの膜厚を有するGa<sub>0.4</sub>N層4を順次形成する。

【0050】次に、MOCVD法、HVPE法、または、トリメチルアルミニウム、トリメチルガリウム、トリメチルインジウム、NH<sub>3</sub>、SiH<sub>4</sub>（シランガス）、Cp<sub>2</sub>Mg（シクロペンタジエニルマグネシウム）を原料ガスとして用いるガスソースMBE法（Molecular Beam Epitaxy；分子線エビタキシャル成長法）などを用いて、Ga<sub>0.4</sub>N層4上に、約4μmの膜厚を有するn型Ga<sub>0.4</sub>Nからなる第1導電型コンタクト層5、約0.45μmの膜厚を有するn型AlGa<sub>0.3</sub>Nからなる第1導電型クラッド層6、InGa<sub>0.3</sub>Nからなる多重量子井戸（MQW）発光層7、約0.45μmの膜厚を有するp型AlGa<sub>0.3</sub>Nからなる第2導電型クラッド層8、および、約0.15μmの膜厚を有するp型Ga<sub>0.4</sub>Nからなる第2導電型コンタクト層9を順次形成する。

【0051】そして、第2導電型コンタクト層9から第1導電型コンタクト層5までの一部領域をエッチングすることによって、第1導電型コンタクト層5の所定領域を露出する。この露出した第1導電型コンタクト層5の所定領域上に、n型の第1導電型電極10を形成する。また、第2導電型コンタクト層9上の所定領域に、p型の第2導電型電極11を形成する。

【0052】上記した本実施形態の半導体レーザ素子では、図1～図4に示した本実施形態の窒化物系半導体の形成方法を用いて形成された結晶性の良好なGa<sub>0.4</sub>N層4を下地層として、その上に各層5～9が形成されている。すなわち、上述したように、露出されたサファイア基板1の上面上のみならず、マスク層2の上面上にもAlGa<sub>0.3</sub>Nバッファ層3を形成することによって、Ga<sub>0.4</sub>N層4をマスク層2上に横方向成長させる際に、Ga<sub>0.4</sub>N層4の成長最表面からの離脱が起こりにくくなるので、離脱に起因する欠陥の少ないGa<sub>0.4</sub>N層4を形成することができる。また、Ga<sub>0.4</sub>N層4を選択横方向成長により形成することによって、Ga<sub>0.4</sub>N層4の表面の転位が低減されている。このように、離脱に起因する欠陥が少なく、かつ、転位が低減された結晶性の良好なGa<sub>0.4</sub>N層を下地層として、その上に各層5～9を形成することによって、各層5～9において良好な結晶性を実現することができる。これにより、本実施形態では、良好な素子特性を有するとともに高い信頼性を有する半導体レーザ素子を得ることができる。



【0053】なお、今回開示された実施形態は、すべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した実施形態の説明ではなく特許請求の範囲によって示され、さらに特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれる。

【0054】たとえば、上記実施形態では、サファイア基板1を基板として用いたが、本発明はこれに限らず、SiC基板、Si基板、GaAs基板またはスピネル基板などを用いても同様の効果を得ることができる。

【0055】また、上記実施形態では、マスク層2をSiNによって形成したが、本発明はこれに限らず、SiN以外の窒化物や高融点金属によってマスク層2を形成しても同様の効果を得ることができる。この場合の高融点金属は、特に、融点が、1000℃以上のものであることが好ましい。さらに、マスク層2は、SiNなどの窒化物や高融点金属が最上面に出ている多層膜を用いてもよい。この場合にも、マスク層2の最上面には、SiO<sub>2</sub>のような酸素を含む膜がないので、酸素原子がGaN層4の表面に現れてデバイス特性が悪化するという不都合が生じない。

【0056】また、上記実施形態では、SiNからなるマスク層2の断面を図1に示すような長方形としたが、本発明はこれに限らず、他の形状としてもよい。たとえば、図6に示すような台形状を有するマスク層12、図7に示すような逆台形状を有するマスク層22、または、図8に示すような形状のマスク層32を用いてもよい。また、図9に示すように、台形状の下層42aと長方形の上層42bとからなる2層構造のマスク層42であってもよい。このように、マスク層は多層構造であってもよい。また、図1および図6～図9に示したような構造を適宜組み合わせさせた構造を有するマスク層であってもよい。また、特に、図7または図8に示すように、基板1の上面と、マスク層22または32との為す角度が鋭角である場合、その上には結晶性の良いGaN層（窒化物系半導体層）4が形成された。

【0057】また、上記実施形態におけるサファイア基板（基板）1、AlGaNバッファ層（バッファ層）3、GaN層（窒化物系半導体層）4、および、各層（窒化物系半導体素子層）5～9は、GaN（窒化ガリウム）、AlN（窒化アルミニウム）、InN（窒化インジウム）、BN（窒化ホウ素）もしくはTiN（窒化タリウム）、または、これらの混晶などのIII-V族窒化物系半導体、および、これら混晶にAs、PおよびSbのうち少なくとも1つの元素を含む混晶などのIII-V族窒化物系半導体から構成するようにしてもよい。

【0058】また、上記実施形態では、AlGaNバッファ層3およびGaN層4に不純物元素のドーピングを行っていないが、本発明はこれに限らず、AlGaNバッファ層3およびGaN層4にn型不純物のドーピング

を行うことによって第1導電型の層としてもよい。

【0059】また、上記実施形態では、マスク層2を7μmのピッチ幅で形成したが、本発明はこれに限らず、マスク層2のピッチ幅は、7μm以外でもよく、1μm以上、30μm以下の幅であればよい。

【0060】

【発明の効果】以上のように、本発明によれば、少ない成長工程の回数で、転位が少なく、かつ、離脱に起因する結晶欠陥の少ない窒化物系半導体層を形成することが可能な窒化物系半導体の形成方法を提供することができる。

【0061】また、転位が少なく、かつ、離脱に起因する結晶欠陥の少ない窒化物系半導体層上に形成された良好な素子特性を有する窒化物系半導体素子層を含む窒化物系半導体素子を提供することができる。

【図面の簡単な説明】

【図1】本発明の一実施形態による窒化物系半導体の形成方法を説明するための断面図である。

【図2】図1に示した工程における斜視図である。

【図3】本発明の一実施形態による窒化物系半導体の形成方法を説明するための断面図である。

【図4】本発明の一実施形態による窒化物系半導体の形成方法を説明するための断面図である。

【図5】図1～図4に示した本実施形態の窒化物系半導体の形成方法を用いて形成した半導体レーザ素子を示した断面図である。

【図6】本実施形態の窒化物系半導体の形成方法に用いるマスク層の形状の変形例を示した断面図である。

【図7】本実施形態の窒化物系半導体の形成方法に用いるマスク層の形状の変形例を示した断面図である。

【図8】本実施形態の窒化物系半導体の形成方法に用いるマスク層の形状の変形例を示した断面図である。

【図9】本実施形態の窒化物系半導体の形成方法に用いるマスク層の形状の変形例を示した断面図である。

【図10】従来の窒化物系半導体の形成方法を説明するための断面図である。

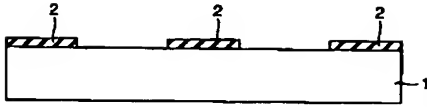
【図11】従来の窒化物系半導体の形成方法を説明するための断面図である。

【図12】従来の窒化物系半導体の形成方法を説明するための断面図である。

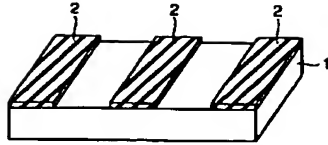
【符号の説明】

- 1 サファイア基板（基板）
- 2 マスク層
- 3 AlGaNバッファ層（バッファ層）
- 4 GaN層（窒化物系半導体層）
- 5 第1導電型コンタクト層（窒化物系半導体素子層）
- 6 第1導電型クラッド層（窒化物系半導体素子層）
- 7 MQW発光層（窒化物系半導体素子層）
- 8 第2導電型クラッド層（窒化物系半導体素子層）
- 9 第2導電型コンタクト層（窒化物系半導体素子層）

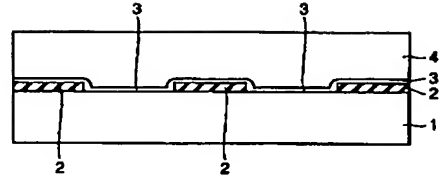
【図1】



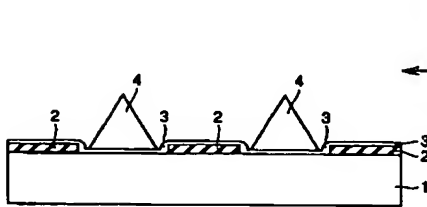
【図2】



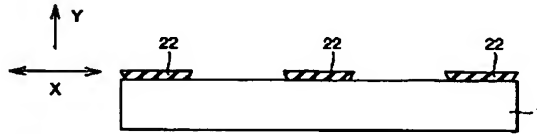
【図4】



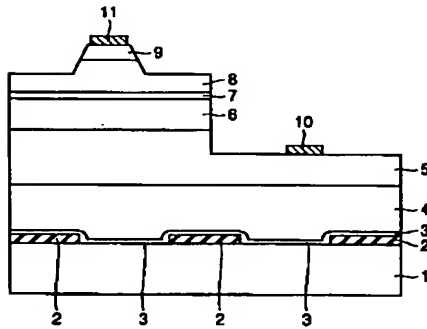
【図3】



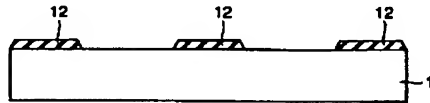
【図7】



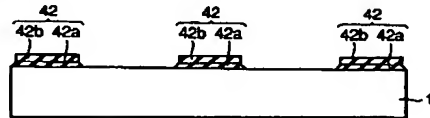
【図5】



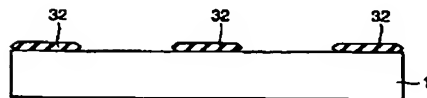
【図6】



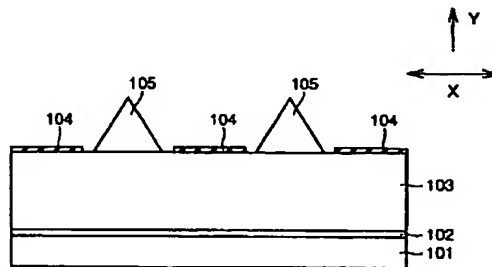
【図9】



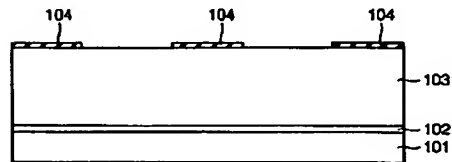
【図8】



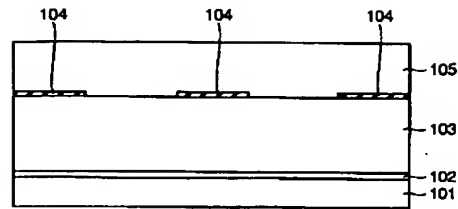
【図11】



【図10】



【図12】



---

フロントページの続き

(72)発明者 林 伸彦

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

(72)発明者 狩野 隆司

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

Fターム(参考) 4K030 AA06 AA11 AA13 BA38 BB12

CA01 FA10 HA04 LA11

5F041 AA11 AA40 AA42 CA34 CA40

CA46

5F045 AA04 AA05 AA08 AB09 AB14

AB17 AB33 AC01 AC08 AC12

AC19 AD09 AD10 AD11 AD14

AD15 AD16 AF02 AF03 AF04

AF09 AF13 AF20 BB12 CA10

CA12 DA53 DA55 HA12